

【公報種別】特許法第17条の2の規定による補正の掲載

【部門区分】第7部門第1区分

【発行日】平成11年(1999)4月23日

【公開番号】特開平6-52990

【公開日】平成6年(1994)2月25日

【年通号数】公開特許公報6-530

【出願番号】特願平4-221990

【国際特許分類第6版】

H05B 33/26

【F I】

H05B 33/26

【手続補正書】

【提出日】平成9年10月23日

【手続補正1】

【補正対象書類名】明細書

【補正対象項目名】特許請求の範囲

【補正方法】変更

【補正内容】

【特許請求の範囲】

【請求項1】絶縁性基板上に、第1電極と第2電極との間に挟まれた発光層を形成すると共に前記第1電極又は前記第2電極のうち少なくとも光取り出し側の一方を透明導電膜で形成したエレクトロルミネッセンス素子であって、前記第1電極又は前記第2電極の少なくとも一方の電極のパターン形状間隙に該電極と電気的に絶縁されたダミーパターン部分を形成したことを特徴とするエレクトロルミネッセンス素子。

【請求項2】前記ダミーパターン部分が前記第1電極と前記第2電極と前記発光層とで構成される表示面の全領域に形成されていることを特徴とする請求1に記載のエレクトロルミネッセンス素子。

【請求項3】前記ダミーパターン部分が、前記電極と同一材料から構成されていることを特徴とする請求1に記載のエレクトロルミネッセンス素子。

【請求項4】前記第1電極と前記発光層との間、及び前記第2電極と前記発光層との間にそれぞれ絶縁層が形成されていることを特徴とする請求1に記載のエレクトロルミネッセンス素子。

【請求項5】請求項1に記載のエレクトロルミネッセンス素子を製造する方法であって、前記電極と前記ダミーパターン部分がフォトリソグラフィを用いて同時に形成されることを特徴とするエレクトロルミネッセンス素子の製造方法。

【手続補正2】

【補正対象書類名】明細書

【補正対象項目名】0009

【補正方法】変更

【補正内容】

【0009】

【課題を解決するための手段】上記課題を解決するための発明の構成は、絶縁性基板上に、第1電極と第2電極との間に挟まれた発光層を形成すると共に前記第1電極又は前記第2電極のうち少なくとも光取り出し側の一方を透明導電膜で形成したエレクトロルミネッセンス素子であって、前記第1電極又は前記第2電極の少なくとも一方の電極のパターン形状間隙に該電極と電気的に絶縁されたダミーパターン部分を形成したことを特徴とする。

【手続補正3】

【補正対象書類名】明細書

【補正対象項目名】0012

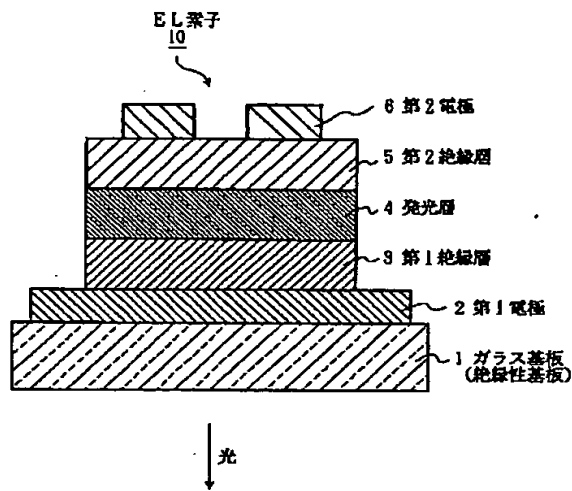
【補正方法】変更

【補正内容】

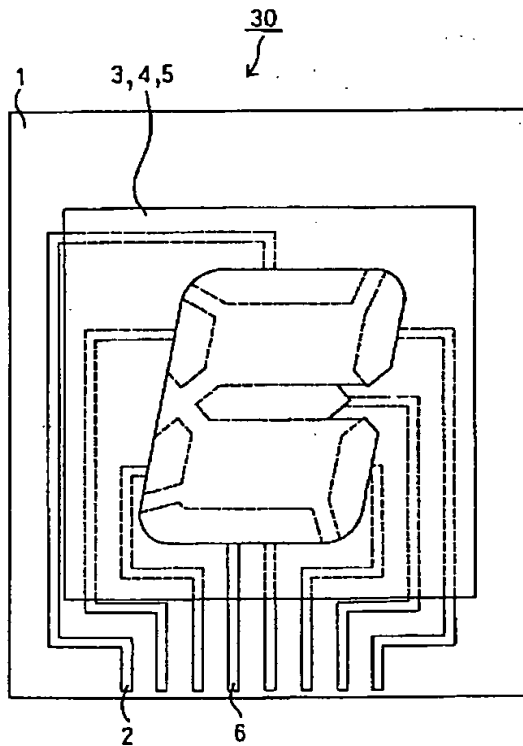
【0012】

【実施例】以下、本発明を具体的な実施例に基づいて説明する。図1は本発明に係るX-Yドットマトリックス形EL素子のパターン構造を示した平面図である。尚、このEL素子の表示面における断面構造は図8と同様であり、同じ符号を付して示した。絶縁性基板であるガラス基板1上には、X-Yドットマトリックス表示のための第1電極2とその電極間隙に電気的に絶縁されたダミーパターン部分である第1ダミー電極2aがX方向に形成されている。その第1電極2及びダミー電極2aが形成されたガラス基板1上には、第1絶縁層3と第2絶縁層5でサンドイッチ(二重絶縁)された発光層4が形成されている。そして、第2絶縁層5上には第1電極2に対向する第2電極6とその電極間隙に電気的に絶縁されたダミーパターン部分である第2ダミー電極6aがY方向に形成され、X-Yドットマトリックス形EL素子100が構成されている。このように、本実施例によれば、ダミーパターン部分2a、6aが第1電極2と第2電極6と発光層4とで構成される表示面の全領域に形成されていることが理解できる。

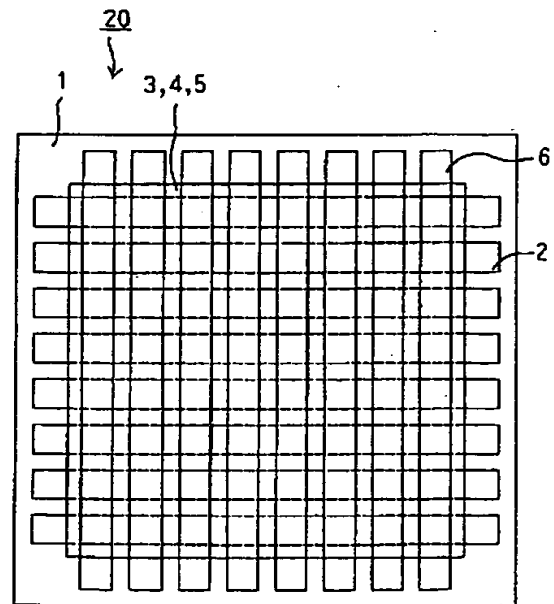
【図8】



【図10】



【図9】

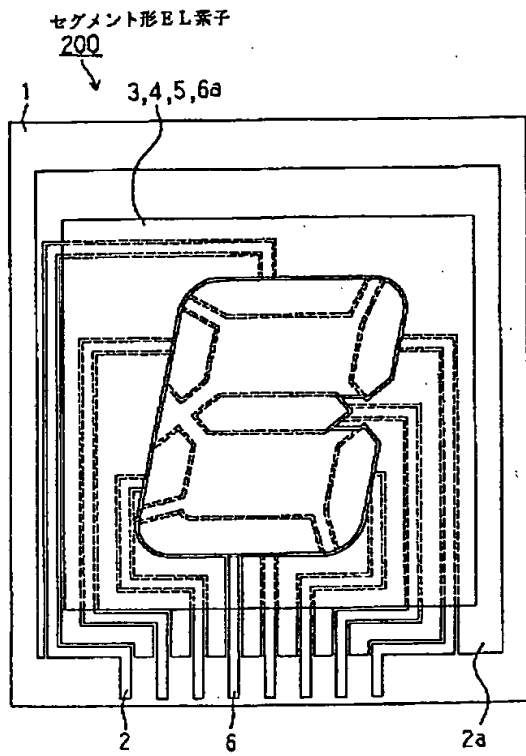


フロントページの続き

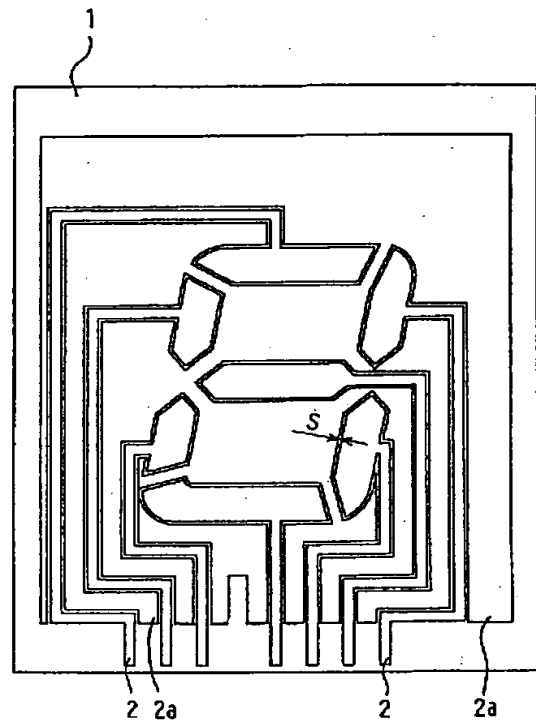
(72)発明者 服部 有
愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内

(72)発明者 伊藤 信衛
愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内

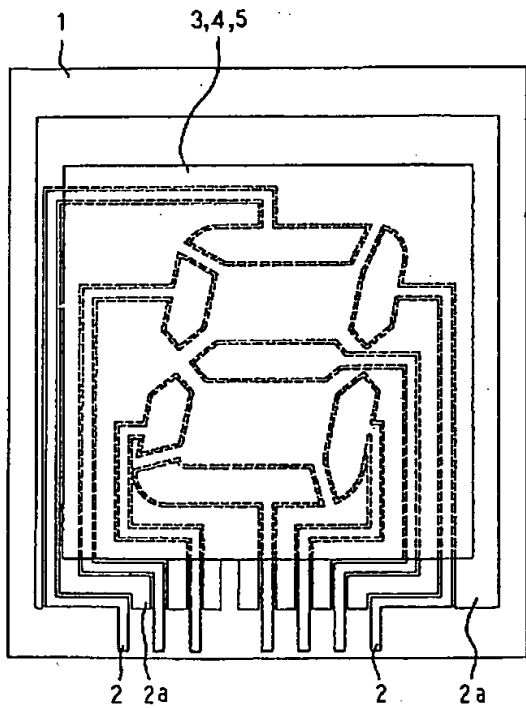
【図4】



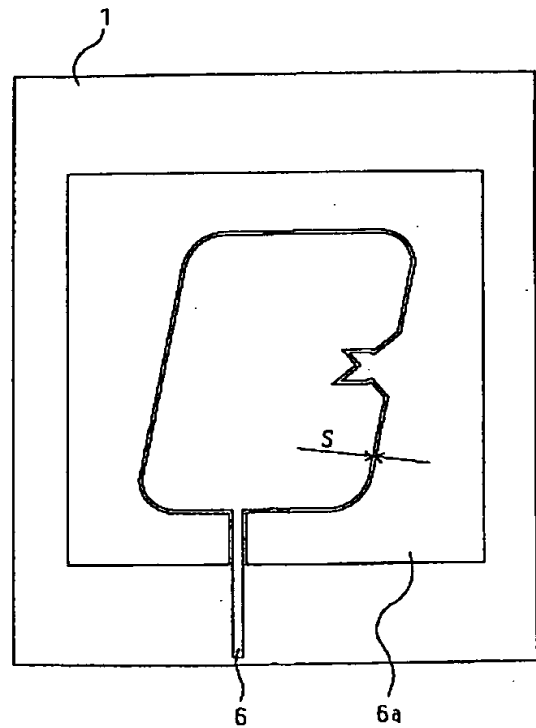
【図5】



【図6】



【図7】



7

【図7】同実施例に係るセグメント形EL素子の第2電極及び第2ダミー電極の形状を示した詳細説明図である。

【図8】従来のEL素子の断面構造を示した模式図である。

【図9】従来のX-Yドットマトリックス形EL素子の典型的なパターン構造を示した平面図である。

【図10】従来のセグメント形EL素子の典型的なパターン構造を示した平面図である。

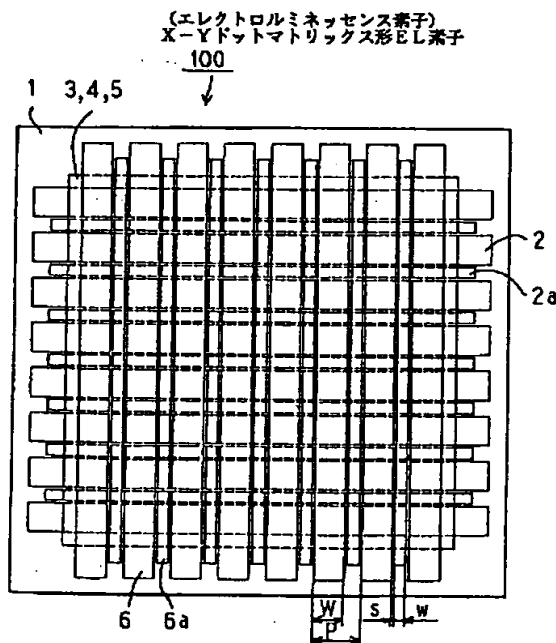
【符号の説明】

10

8

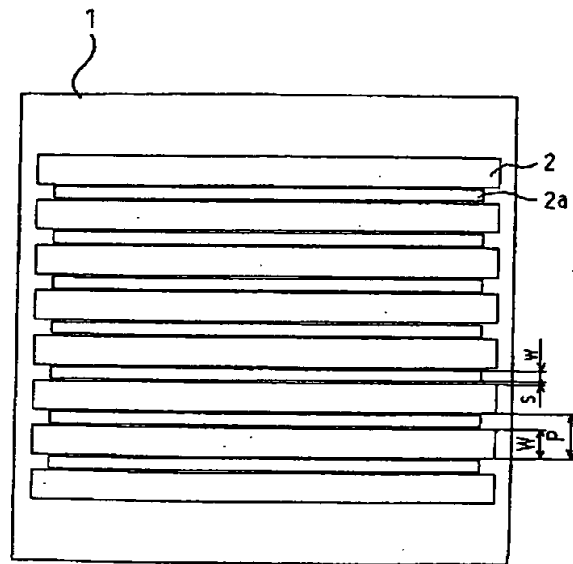
- 1…ガラス基板（絶縁性基板）
- 2…第1電極
- 2a…第1ダミー電極（ダミーパターン部分）
- 3…第1絶縁層
- 4…発光層
- 5…第2絶縁層
- 6…第2電極
- 6a…第2ダミー電極（ダミーパターン部分）
- 100…EL素子（エレクトロルミネッセンス素子）

【図1】

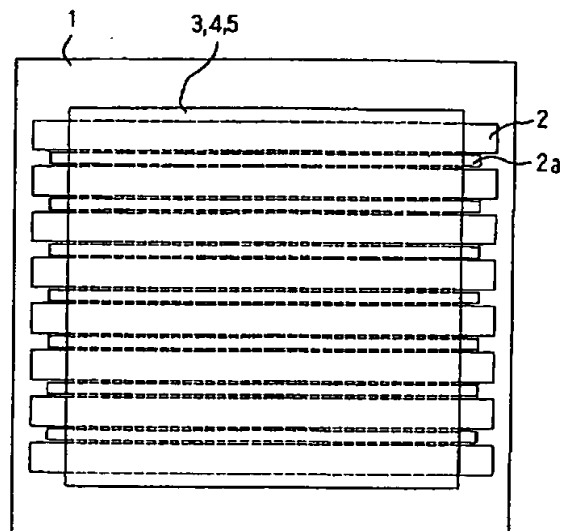


- 1…ガラス基板
- 2…第1電極
- 2a…第1ダミー電極（ダミーパターン部分）
- 3…第1絶縁層
- 4…発光層
- 5…第2絶縁層
- 6…第2電極
- 6a…第2ダミー電極（ダミーパターン部分）

【図2】



【図3】



5

【0015】次に、上記第1絶縁層3上に硫化亜鉛(ZnS)を母体材料とし、発光中心としてマンガン(Mn)を0.8重量%の割合で添加した硫化亜鉛：マンガン(ZnS：Mn)発光層4を蒸着により700nm形成した。具体的には、ガラス基板1の温度を200℃に保持し、電子ビーム蒸着装置内を 5×10^{-4} Pa以下に維持し、堆積速度0.1~0.3nm/secの条件で電子ビーム蒸着を行った。更に、その発光層4上に第1絶縁層3と同様に第2絶縁層5を高周波スパッタ法にて成膜し500nm堆積した。

【0016】次に、アルミニウム(Al)の金属電極膜から成る第2電極材料6を成膜する。蒸着材料としては高純度の金属アルミニウム(Al)を用いた。上記第2絶縁層5まで形成されたガラス基板1と蒸着材料とを電子ビーム蒸着装置内にセットし、その真空槽内を 6.7×10^{-4} Pa以下まで排気した後、成膜速度が3nm/sec以上となるように電子ビームの出力を調整し500nm堆積した。

【0017】次に、図2の工程と同様に、フォトリソグラフィを用いて、燐酸(H_3PO_4)等のウェットエッチングにより、第2電極6及び第2ダミー電極6aを同時に形成し、図1に示したX-Yドットマトリックス形EL素子100を形成した。ここで、第2電極6は、その電極幅Wを220 μm 、電極ピッチPを300 μm とした。

又、第2ダミー電極6aは、80 μm の第2電極6の電極間隙に電極幅wを70 μm 、第2電極6との電極間隙距離sをそれぞれ5 μm とした。このように構成されたX-Yドットマトリックス形EL素子100は、表示面の全領域の積層方向の各構成及び材質が同じであるため反射率は同じとなる。即ち、EL素子100は、発光・非発光時を問わず表示面における電極のパターン形状や配線電極が外光の反射により見えなくなることにより表示品質の優れたものとなる。

【0018】図4は、本発明に係るセグメント形EL素子のパターン構造を示した平面図である。尚、このEL素子の表示面における断面構造は図8と同様であり、同じ符号を付して示した。このセグメント形EL素子もX-Yドットマトリックス形EL素子と同様のプロセスにより作製する。

【0019】図5~図7は、上述のセグメント形EL素子の製造工程を示した詳細説明図である。上述の実施例と同様に、先ず、図5に示したように、ガラス基板1上にITO、酸化亜鉛(ZnO)等の透明電極膜を成膜する。その透明電極膜をフォトリソグラフィを用いて、塩酸(HCl)等のウェットエッチングにより、第1電極2及び第1ダミー電極2aを同時に形成する。この第1ダミー電極2aは、第1電極2との電極間隙距離sを5 μm として、表示面内の第1電極2の無い領域に形成する。

【0020】次に、図6に示したように、前工程で第1電極2及び第1ダミー電極2aが形成されたガラス基板1上に五酸化タンタル(Ta_2O_5)等より成る絶縁層3を

6

高周波スパッタ法にて成膜する。その絶縁層3上にマンガン(Mn)を0.8重量%の割合で含有する硫化亜鉛(ZnS)や三フッ化テルビウム(TbF_3)を4重量%の割合で含有する硫化亜鉛(ZnS)等から成る発光層4を電子ビーム蒸着法や高周波スパッタ法により成膜する。更に、その発光層4上に五酸化タンタル(Ta_2O_5)等より成る絶縁層5を高周波スパッタ法にて成膜する。

【0021】次に、アルミニウム(Al)、ITO、酸化亜鉛(ZnO)等の金属や透明電極膜等から成る電極材料を成膜し、フォトリソグラフィを用いて、燐酸(H_3PO_4)や塩酸(HCl)等のウェットエッチングにより、図7に示したように、第2電極6及び第2ダミー電極6aを同時に形成し、図4に示したセグメント形EL素子200を形成した。尚、図7では、上述の工程でガラス基板1上に成膜された第1電極2、第1ダミー電極2a、第1絶縁層3、発光層4及び第2絶縁層5は省略されている。ここで、第2ダミー電極6aは、第1ダミー電極2aと同様に、第2電極6との電極間隙距離sを5 μm として、表示面内の第2電極6の無い領域に形成した。このように構成されたセグメント形EL素子200は、表示面の全領域の積層方向の各構成及び材質が同じであるため反射率は同じとなる。即ち、EL素子200は、発光・非発光時を問わず表示面における電極のパターン形状や配線電極が外光の反射により見えなくなることにより表示品質の優れたものとなる。

【0022】以上説明したように、本発明に係るEL素子を構成するダミーパターン部分は、その電極の形状や各層の材質や膜厚等に制限されることは無い。上述の実施例では、2つの電極間に1つの発光層が挟まれた単層型のEL素子の構造について説明したが、本発明のEL素子は発光層を複数とした多層型や発光色が異なる発光層を平面的に配置した平面配置型の多色EL素子であっても良い。更に、本発明のEL素子における発光層を、例えば、赤色系、緑色系、青色系と積層することによりフルカラー化への応用も可能である。

【図面の簡単な説明】

【図1】本発明の具体的な一実施例に係るX-Yドットマトリックス形EL素子のパターン構造を示した平面図である。

【図2】同実施例に係るX-Yドットマトリックス形EL素子の製造工程を示した詳細説明図である。

【図3】同実施例に係るX-Yドットマトリックス形EL素子の図2に続く製造工程を示した詳細説明図である。

【図4】本発明に係るセグメント形EL素子のパターン構造を示した平面図である。

【図5】同実施例に係るセグメント形EL素子の製造工程を示した詳細説明図である。

【図6】同実施例に係るセグメント形EL素子の図5に続く製造工程を示した詳細説明図である。

10

20

30

40

50

全領域の反射率を均一として表示品質の優れたEL素子を提供することである。

【0009】

【課題を解決するための手段】上記課題を解決するための発明の構成は、絶縁性基板上に第1電極、第1絶縁層、発光層、第2絶縁層及び第2電極を順次積層すると共に前記第1電極又は前記第2電極のうち少なくとも光取り出し側の一方を透明導電膜で形成したEL素子であって、前記第1電極又は前記第2電極の少なくとも一方の電極のパターン形状間隙に該電極と電気的に絶縁され

【0010】

【作用及び効果】EL素子における電極の配線パターン間隙にその電極とは電気的に絶縁されたダミーパターン部分が形成されている。上記ダミーパターン部分を、例えば、電極と同じ材質にて間隙により絶縁性を保って形成する。すると、EL素子の表示面は、前述の表示面の4つの領域のうち、②（発光しない領域）：第1電極のみが存在する部分と、③（発光しない領域）：第2電極のみが存在する部分とがなくなる。更に、④（発光しない領域）：第1電極と第2電極とが共に存在しない部分は、ダミーパターン部分の形成によりその領域の大きさを限りなく小さくすることが可能となり表示面に対する割合も限りなく小さくすることが可能となる。つまり、EL素子の表示面は、①（発光する領域）：第1電極と第2電極とが共に存在する部分以外に、⑤（発光しない領域）：第1電極の配線パターン間隙の第1ダミーパターン部分と第2電極の配線パターン間隙の第2ダミーパターン部分が共に存在する部分と、⑥（発光しない領域）：第1電極と第2電極の配線パターン間隙の第2ダミーパターン部分とが共に存在する部分と、⑦（発光しない領域）：第2電極と第1電極の配線パターン間隙の第1ダミーパターン部分とが共に存在する部分との4つの領域となる。

【0011】これらEL素子の表示面における4つの領域は、積層方向の各構成及び材質が同じであるためそれぞれの反射率は同じとなる。即ち、EL素子は発光・非発光時を問わず表示面における電極のパターン形状や配線電極が外光の反射により見えることがなくなり表示品質が向上する。更に、上記ダミーパターン部分を、例えば、電極と同じ物性（光の透過率や反射率など）を有する絶縁性材料にて構成する。この場合には、ダミーパターン部分は基本的に絶縁性を有しているため電極との間隙を保つ必要がなく電極のパターン形状間隙を完全に埋め尽くすことができる。このEL素子においても、発光・非発光時を問わず表示面における電極のパターン形状や配線電極が外光の反射により見えることなく表示品質が向上する。

【0012】

【実施例】以下、本発明を具体的な実施例に基づいて説

明する。図1は本発明に係るX-Yドットマトリックス形EL素子のパターン構造を示した平面図である。尚、このEL素子の表示面における断面構造は図8と同様であり、同じ符号を付して示した。絶縁性基板であるガラス基板1上には、X-Yドットマトリックス表示のための第1電極2とその電極間隙に電気的に絶縁されたダミーパターン部分である第1ダミー電極2aがX方向に形成されている。その第1電極2及び第1ダミー電極2aが形成されたガラス基板1上には、第1絶縁層3と第2絶縁層5でサンドイッチ（二重絶縁）された発光層4が形成されている。そして、第2絶縁層5上には第1電極2に対向する第2電極6とその電極間隙に電気的に絶縁されたダミーパターン部分である第2ダミー電極6aがY方向に形成され、X-Yドットマトリックス形EL素子100が構成されている。

【0013】図2、図3は、上述のX-Yドットマトリックス形EL素子の製造工程を示した詳細説明図である。まず、ガラス基板1上にITO(Indium Tin Oxide)透明電極を真空蒸着法により形成した。ここで、蒸着材料としては、酸化インジウム(In_2O_3)中に酸化錫(SnO_2)をIn原子に対してSn原子が5%となるように混合成形し焼成しベレット状としたものを用いた。又、電子ビーム蒸着装置内にガラス基板1と上記ベレットをセットし、ガラス基板1を250℃に保持したまま真空槽内を 3×10^{-4} Paまで排気した。次に、 6.7×10^{-2} Paまで O_2 ガスを導入し蒸着速度が0.1~0.3nm/secとなるように電子ビームの出力を調整しながらITO透明導電膜を200nm成膜した。このITO透明導電膜をフォトリソグラフィの手法を用いて、塩酸(HCl)等のウェットエッチングにより、図2に示したように、第1電極2及び第1ダミー電極2aを同時に形成した。この第1電極2は、電極幅Wを220 μm 、電極ピッチPを300 μm とした。又、第1ダミー電極2aは、80 μm の第1電極2の電極間隙に電極幅wを70 μm 、第1電極2との電極間隙距離sをそれぞれ5 μm とした。

【0014】次に、図3に示したように、上記第1電極2及び第1ダミー電極2aが形成されたガラス基板1上に五酸化タンタル(Ta_2O_5)と酸化アルミニウム(Al_2O_3)の混合物より成る第1絶縁層3を高周波スパッタ法にて成膜した。具体的には、上記透明な第1電極2及び第1ダミー電極2aが形成されたガラス基板1をスパッタ装置内にセットし200℃に30分間保持した後、その真空槽内を 3×10^{-2} Paまで排気した。その後、Arガスを180cc/min、 O_2 ガスを20cc/minの割合で真空槽内に導入しつつ排気バルブを調整し真空槽内の圧力を1Paに設定した。ターゲットとしては Ta_2O_5 、 Al_2O_3 混合物から成る焼結ターゲットを用い高周波電力をターゲット単位面積あたり2.1W/ cm^2 投入しプリスパッタを10分間行った後、5.8nm/minの堆積速度の条件にて成膜を行い500nm堆積した。

【特許請求の範囲】

【請求項1】 絶縁性基板上に第1電極、第1絶縁層、発光層、第2絶縁層及び第2電極を順次積層すると共に前記第1電極又は前記第2電極のうち少なくとも光取り出し側の一方を透明導電膜で形成したエレクトロルミネッセンス素子であって、前記第1電極又は前記第2電極の少なくとも一方の電極のパターン形状間隙に該電極と電気的に絶縁されたダミーパターン部分を形成したことを特徴とするエレクトロルミネッセンス素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は、例えば、車載用メータ等の表示器に使用されるエレクトロルミネッセンス(Electroluminescence)素子(以下、EL素子という)の表示品質の向上に関する。

【0002】

【従来技術】従来、EL素子は、硫化亜鉛(ZnS)やアルカリ土類硫化物(CaS, SrS)等を発光母体とし、それに発光中心としてマンガン(Mn)、テルビウム(Tb)、サマリウム(Sm)などを少量ドーピングして形成した発光層に電界をかけた時に発光する現象を利用したものであり自発光型の平面ディスプレイ素子として注目されている。EL素子は、特に、車載用ディスプレイ装置のように高い表示品質が要求される用途に適したディスプレイ素子であるといえる。

【0003】図8は、EL素子の典型的な断面構造を示した模式図である。EL素子10は、絶縁性基板であるガラス基板1上に、第1電極(透明電極)2、第1絶縁層3、発光層4、第2絶縁層5及び第2電極(金属電極又は透明電極)6を順次積層し形成されている。ここで、EL素子10は、第1電極2と第2電極6との対向した部分に挟まれた発光層4に電界がかけられると電界が印加されている所定のパターン形状に発光する。

【0004】図9は、X-Yドットマトリックス形EL素子の典型的なパターン構造を示した平面図である。尚、このEL素子の表示面における断面構造は図8と同様であり、同じ符号を付して示した。所定のパターン形状に発光させるために、X-Yドットマトリックス形EL素子20においては、一定の幅の電極と一定の電極ピッチ(電極幅(ライン)と電極間隙距離(スペース)との和)の電極群が第1電極2と第2電極6とで直交するように配置されている。そして、電界の印加により第1電極2と第2電極6の交点にあたるドット部分が発光し、それらドット部分の組み合わせによりキャラクタ表示やグラフィック表示している。

【0005】図10は、セグメント形EL素子の典型的なパターン構造を示した平面図である。尚、このEL素子の表示面における断面構造は図8と同様であり、同じ符号を付して示した。上述のX-Yドットマトリックス

形EL素子20の他に、自動車等のダッシュボード計器類の表示として、デジタル表示のスピードメータやバーグラフ表示や警告表示など固定のパターン表示するセグメント形の電極を用いたEL素子30がある。このEL素子30においては、それぞれ第1電極2と第2電極6は、固定のパターン形状に発光させる第1電極2と第2電極6とが対向した部分と、その発光させる部分に電界をかけるために必要な配線電極とから成っている。

【0006】

10 【発明が解決しようとする課題】ところで、EL素子の表示面側(光取り出し側)から見たとき、表示面は次の4つに分類できる領域から成り立っている。

①(発光する領域) : 第1電極2と第2電極6とが共に存在する部分。

②(発光しない領域) : 第1電極2のみが存在する部分。

③(発光しない領域) : 第2電極6のみが存在する部分。

20 ④(発光しない領域) : 第1電極2と第2電極6とが共に存在しない部分。

ここで、表示面の上記4つ領域において、ガラス基板1、第1絶縁層3、発光層4及び第2絶縁層5は共通して存在している。ところが、上述のように第1電極2及び第2電極6の存在する部分の有無は表示面の4つの領域によってそれぞれ異なり、それら4つの領域での反射率がそれぞれ異なることになる。すると、EL素子を表示面側から見た場合、上述の4つの領域は異なった明るさに見える。特に、電極材料としてアルミニウム(Al)などの金属材料を用いた場合には、上記反射率が領域により著しく異なることになる。このために、非発光時の表示面においても電極のパターン形状や配線電極が見えてしまうことになり表示品質を阻害させていた。

30 【0007】この問題を解決する方法として、X-Yドットマトリックス形EL素子においては、例えば、電極ピッチは変更しないで電極幅を広く電極間隙を狭くして上記表示面の①(発光する領域)の割合を上げて反射率を均一にする方法が考えられる。しかし、この方法では、外部駆動回路と接続するための電極の取出し端子電極の電極間隙も同様に狭くなり従来のはんだ付けなどによる接続が困難となる。又、固定のパターン表示をするセグメント形EL素子においては、この方法を用いると、両電極の対向する部分が新たに生じるため固定のパターンのみを表示させることが不可能となる。この他、表示面の上に、フィルタを装着して反射率の差を少なくすることも考えられるが、透過率の低いフィルタを使用しなければ表示品質を向上させるという効果は期待できない。このように、光の透過率を下げることはEL素子の発光輝度の低下と同様の状態を呈し問題となる。

50 【0008】本発明は、上記の課題を解決するために成されたものであり、その目的とするところは、表示面の

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-52990

(43)公開日 平成6年(1994)2月25日

(51)Int.Cl.⁵

H05B 33/26

識別記号

庁内整理番号

F1

技術表示箇所

審査請求 未請求 請求項の数1(全7頁)

(21)出願番号 特願平4-221990
(22)出願日 平成4年(1992)7月28日

(71)出願人 000004260
日本電装株式会社
愛知県刈谷市昭和町1丁目1番地
(71)出願人 390014535
新技術事業団
東京都千代田区永田町2丁目5番2号
(72)発明者 荒井 真澄
愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内
(72)発明者 水谷 厚司
愛知県刈谷市昭和町1丁目1番地 日本電
装株式会社内
(74)代理人 弁理士 藤谷 修

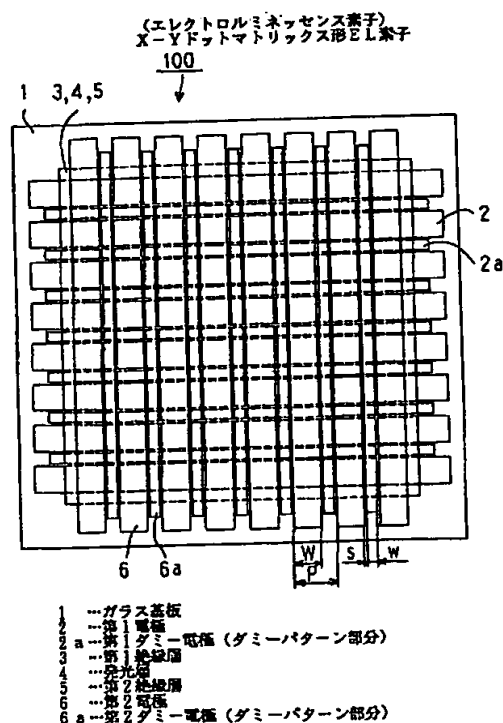
最終頁に続く

(54)【発明の名称】 エレクトロルミネッセンス素子

(57)【要約】

【目的】 表示面の全領域の反射率を均一として表示品質を向上すること。

【構成】 X-Yドットマトリックス形EL素子100は、ガラス基板1上に、第1電極2、第1絶縁層3、発光層4、第2絶縁層5及び第2電極6が順次積層されている。又、上記第1電極2のパターン形状間隙にその電極と電気的に絶縁された第1ダミー電極2a、上記第2電極6のパターン形状間隙にその電極と電気的に絶縁された第2ダミー電極6aが形成されている。このように、本発明に係るEL素子は、積層方向の各構成、材質を同じとすることができるため表示面の全領域の反射率は同じとなる。これにより、EL素子は発光・非発光時を問わず表示面における電極のパターン形状や配線電極が外光の反射により見えなくなることがなくなり表示品質が向上する。



[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japanese Patent Office

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-052990

(43)Date of publication of application : 25.02.1994

(51)Int.CL

H05B 33/26

(21)Application number : 04-221990

(71)Applicant : NIPPONDENSO CO LTD
RES DEV CORP OF JAPAN

(22)Date of filing : 28.07.1992

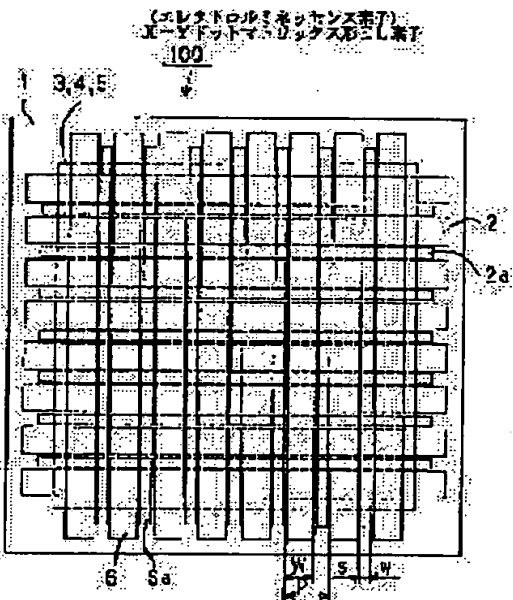
(72)Inventor : ARAI MASUMI
MIZUTANI KOJI
HATTORI TAMOTSU
ITO NOBUE

(54) ELECTROLUMINESCENCE ELEMENT

(57)Abstract:

PURPOSE: To improve the quality of display by making the reflectance of the whole area of display surface even.

CONSTITUTION: An X-Y dot matrix type EL element 100 is composed by laminating the first electrode 2, the first insulating layer 3, a luminous layer 4, the second insulating layer 5, and the second electrode 6 in order on a glass substrate 1. The first dummy electrode 2a insulated from the first electrode 2 electrically is formed in the pattern form clearance of the first electrode 2, while the second dummy electrode 6a insulated from the second electrode 6 electrically is formed in the pattern form clearance of the second electrode 6. Since the EL element of this invention can make the components and the material qualities in the laminating direction equal each other, the reflectance of the whole area of display surface is made equal. Consequently, in this EL element, the pattern form of electrode, the wirings, and the electrodes on the display surface are not visible by the reflection of an external light, regardless of the lighting or nonlighting condition, and the quality of display is improved.



LEGAL STATUS

[Date of request for examination] 23.10.1997

[Date of sending the examiner's decision of rejection] 30.11.1999

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]